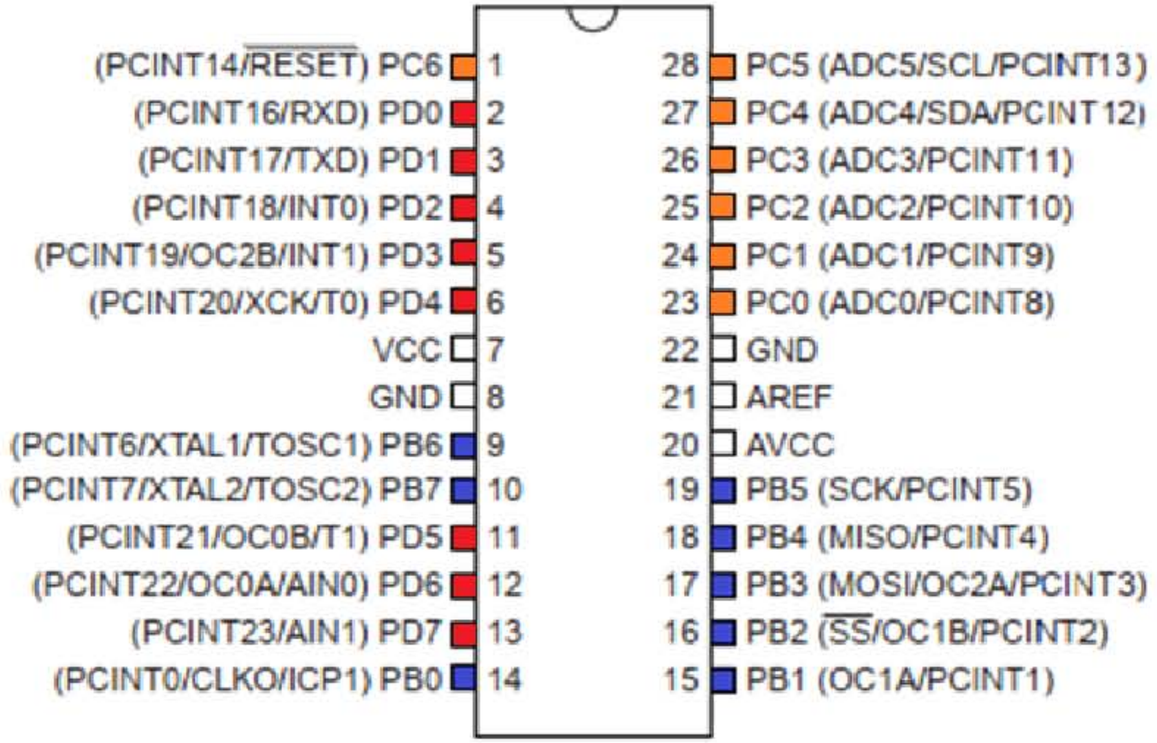
PORTS DE I/O

https://www.1zoom.me/pt/wallpaper/443589/z609.4/

© Prof. Engº esp Luiz Antonio Vargas Pinto
www.vargasp.com
Revisado em agosto 2022

Características

- **23** Ports de I/O – GPIO General Purpouse I/O
  - ☒ **8B**, **7C** e **8D**



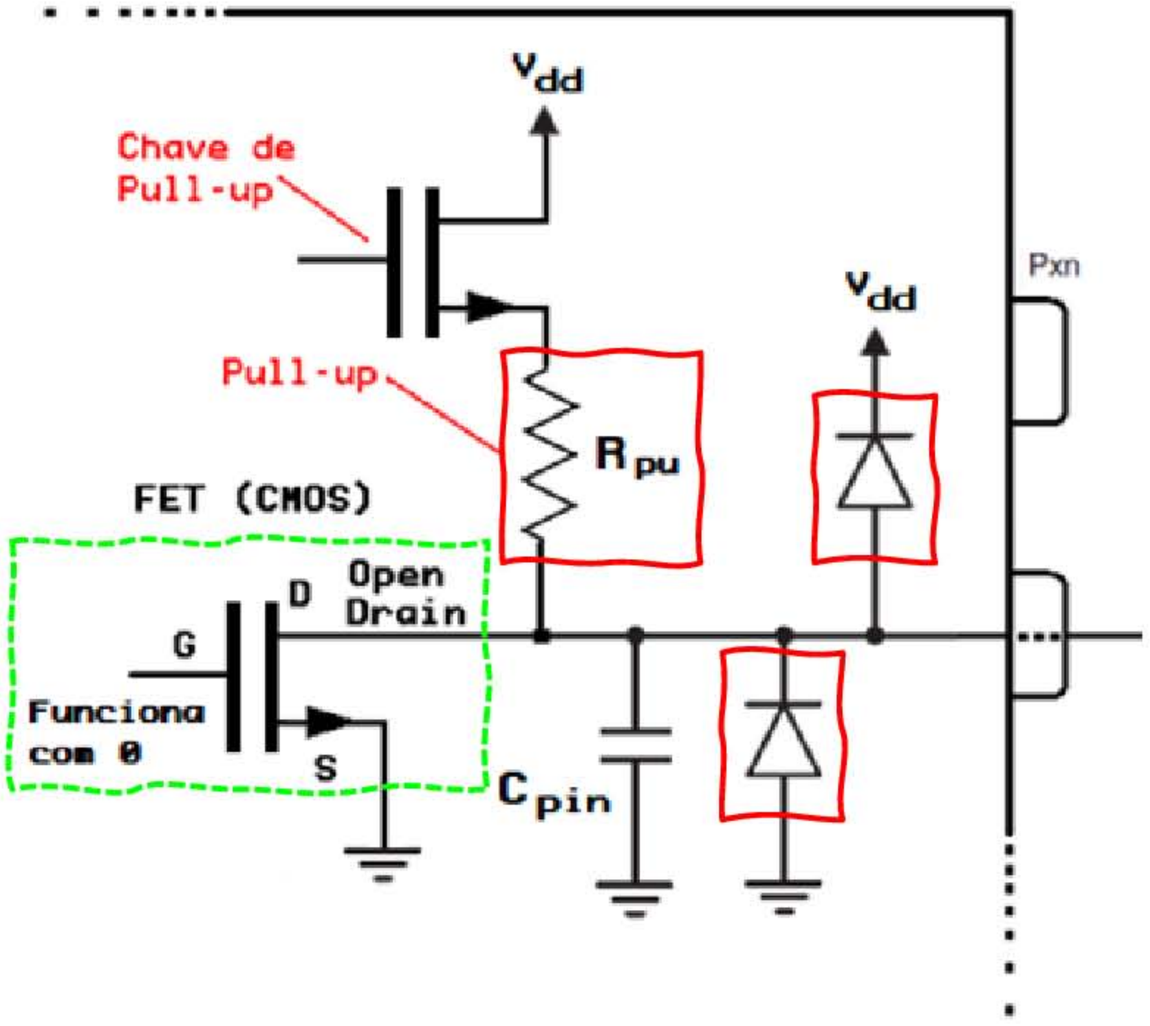
© Prof. Vargas

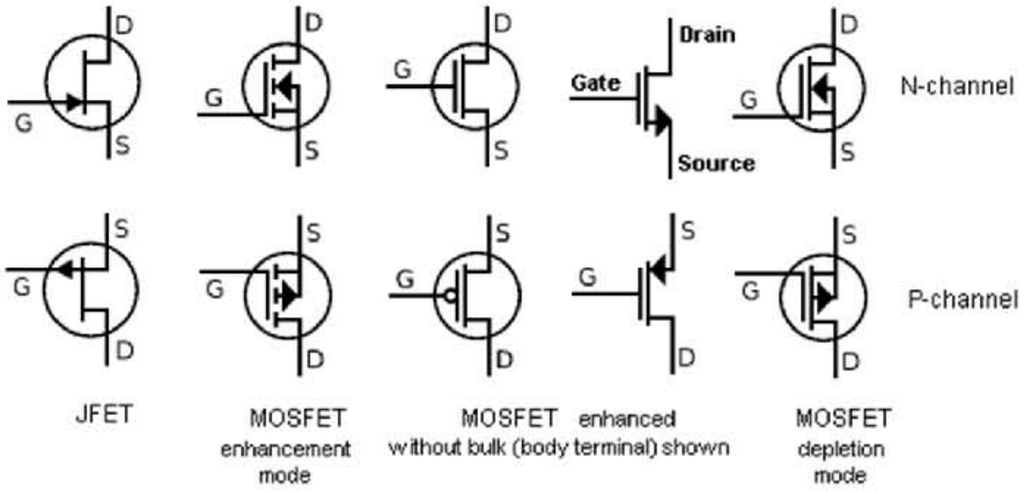
Ports de I/O

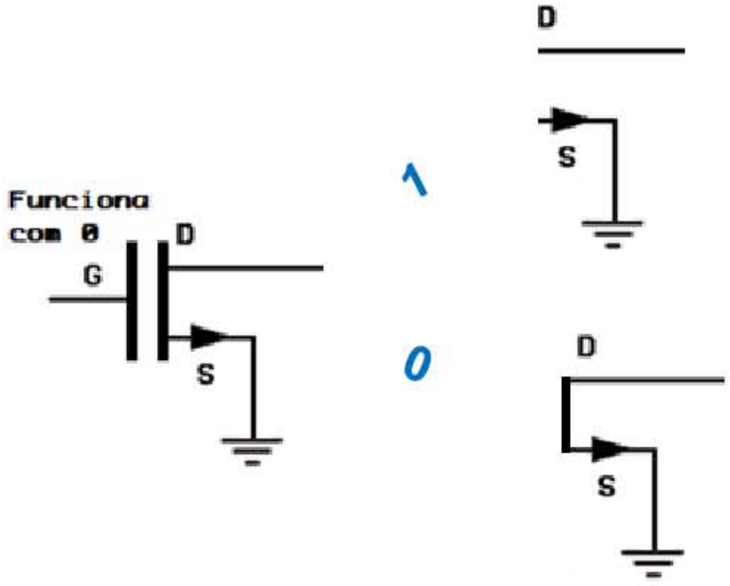
- Cada pino digital pode ser configurado como **output**
  - ☒ Cada pino vem com um driver interno que fornece corrente suficiente (**20 mA**) para acender LEDs diretamente
- Cada pino pode ser configurado como **input**
- Os resistores de **pull-up** são opcionalmente configuráveis e os valores são de 20 - 50 KΩ
- Cada pino de I/O tem **diodos** para proteção de sobretensão e subtensão

© Prof. Vargas

Arquitetura dos pinos de I/O

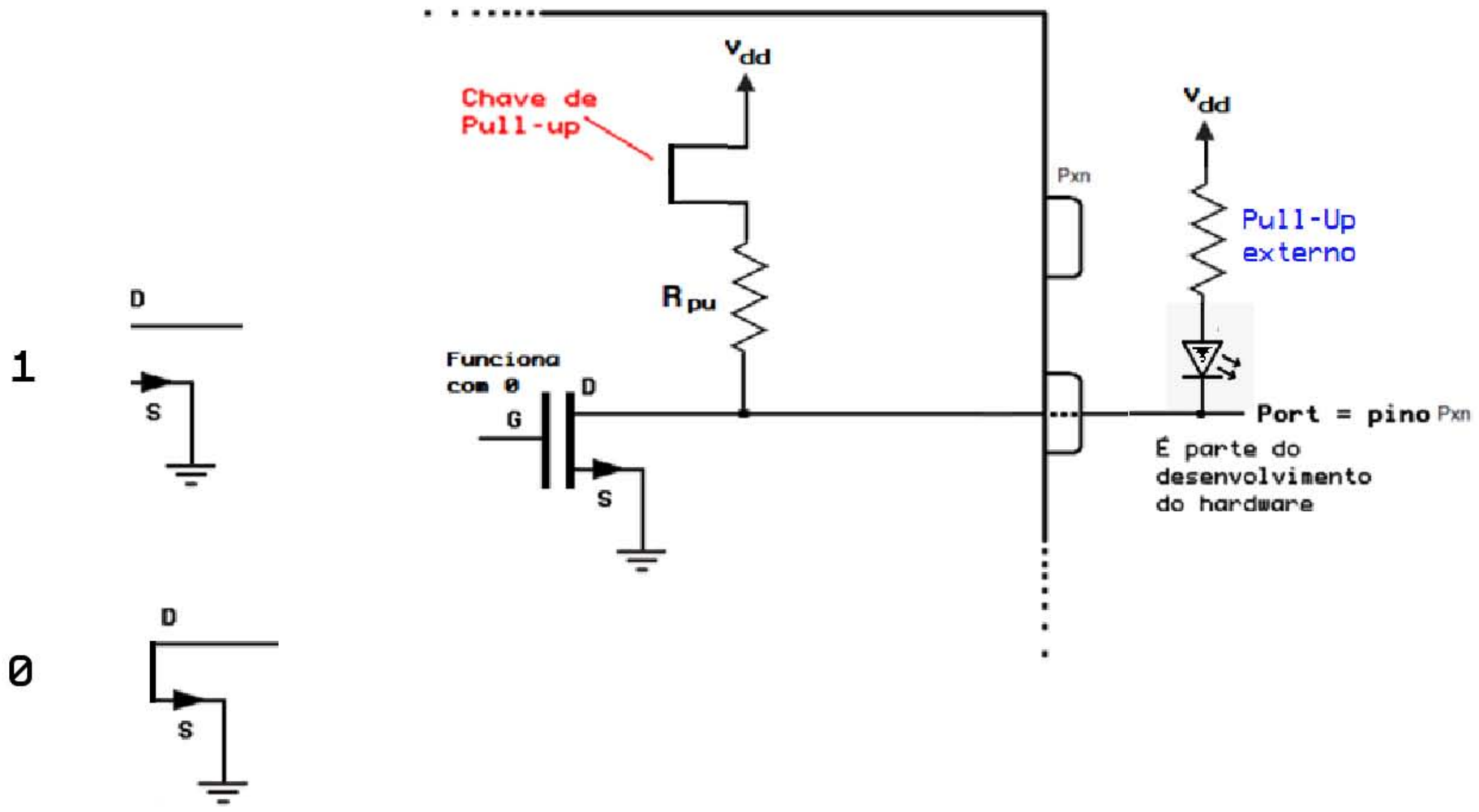






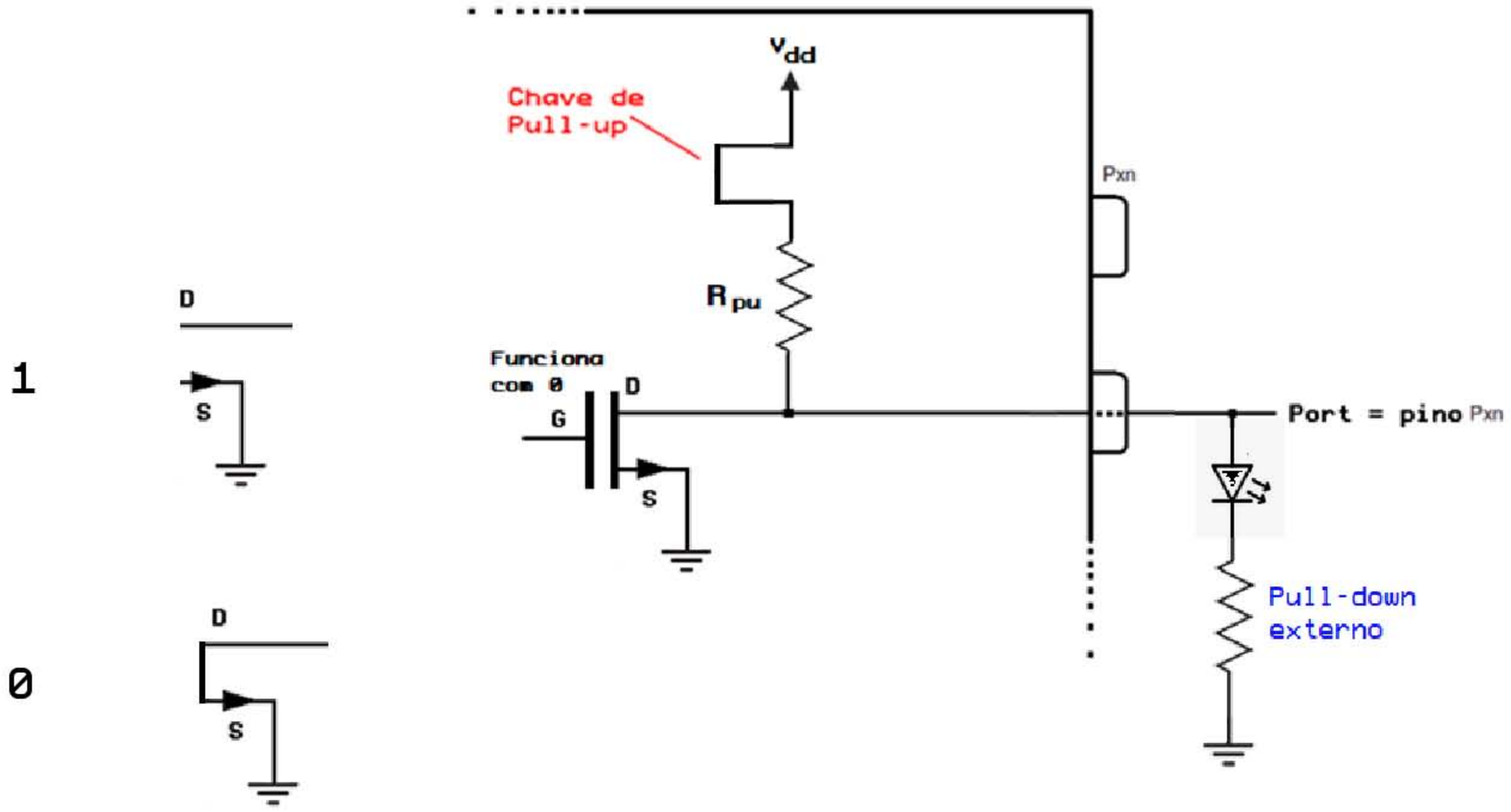
© Prof. Vargas

Arquitetura dos pinos de I/O 2



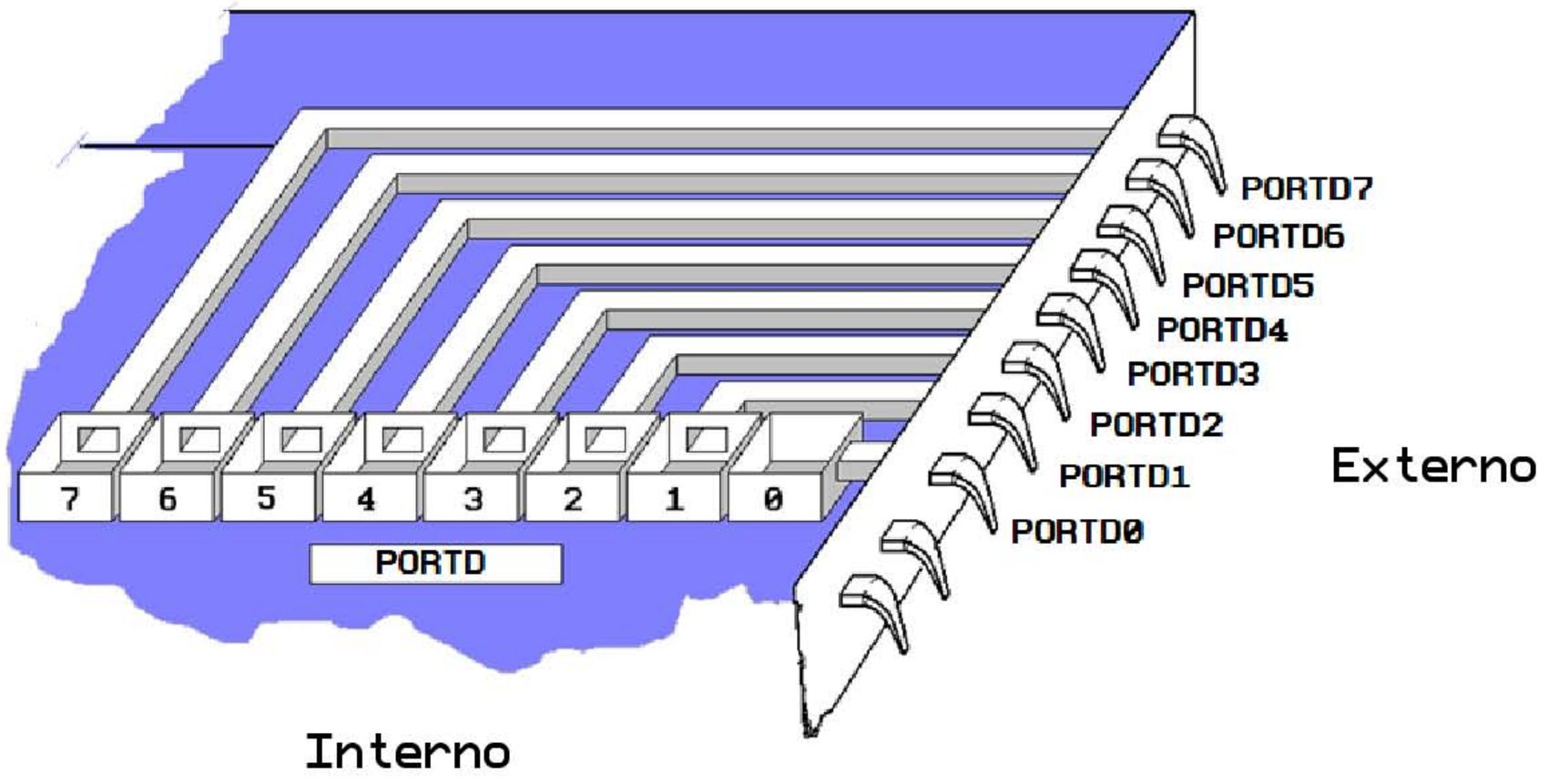
© Prof. Vargas

Arquitetura dos pinos de I/O 3



© Prof. Vargas

Os ports de I/O



© Prof. Vargas

Controle dos pinos de I/O

- Cada pino de I/O é controlado por um bit de cada um dos três registros: DDRxn, PORTxn, e PINxn.
  - Tal que x por ser B,C ou D e $0 \leq n \leq 7$
- Assim teremos:
  - DDRBn [DDRB0 até DDRB7]
  - DDRCn [DDRC0 até DDRC6]
  - DDRDn [DDRD0 até DDRD7]

Também vale para os registros PORT e PIN

© Prof. Vargas

Considerações

- Os slides seguintes serão mostrados sobre o PORTB, mas valem também para os PORTC e PORTD

© Prof. Vargas

O registro DDRBn

DDRBn: Port B Data Direction [n = 7:0]

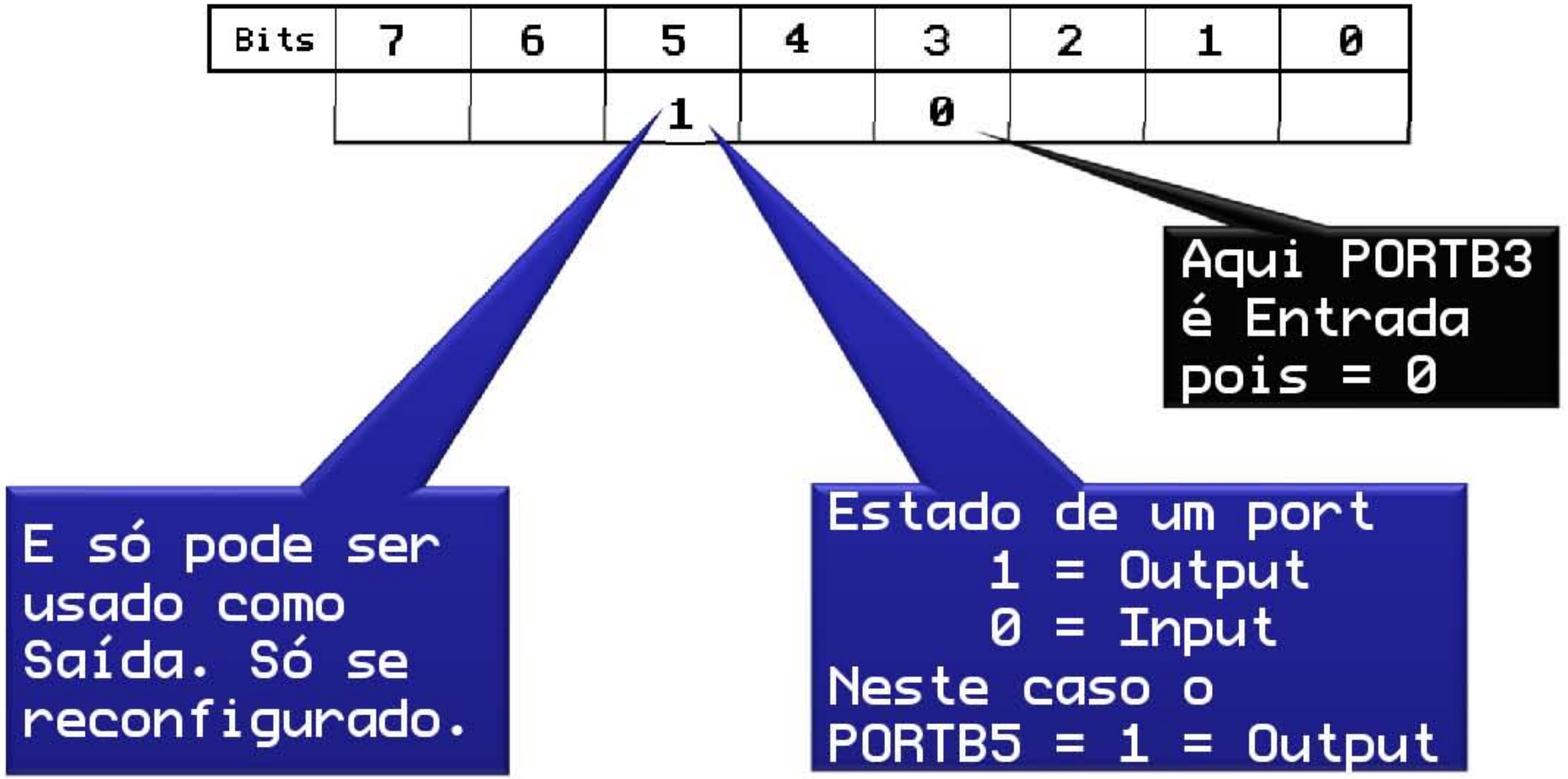
Bit	7	6	5	4	3	2	1	0
	DDRB7	DDRB6	DDRB5	DDRB4	DDRB3	DDRB2	DDRB1	DDRB0
Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	0	0	0	0	0	0	0	0

- O bit DDRBn seleciona a direção do pino de I/O:
  - DDRBn = 1 → PBn é OUTPUT
  - DDRBn = 0 → PBn é INPUT

© Prof. Vargas

O registro DDRBn

- É composto de 8 bits de 0 a 7 e que define o destino de cada Port



© Prof. Vargas

O registro PORTBn

PORTBn: Port B Data [n = 0:7]

Bit	7	6	5	4	3	2	1	0
	PORTB7	PORTB6	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0
Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	0	0	0	0	0	0	0	0

- Tudo aqui colocado será enviado para fora do chip
- Tudo que for lido aqui, expressa o conteúdo do lado de fora do chip
- Todos os pinos dos ports estão em tri-state quando se RESETA o chip.

© Prof. Vargas

Ainda sobre os ports

- Se um bit do PORTB = 1 quando o pino estiver definido como INPUT (em DDRBn) os resistores de pull-up são ligados.
- Ao desligar o pull-up, se o PORTBn = 0 o pino será configurado como OUTPUT.
- Em outras palavras, o CI se ajusta automaticamente

© Prof. Vargas

O registro PINBn

PINBn: Port B Input Pins Address [n = 7:0]

Bit	7	6	5	4	3	2	1	0
	PINB7	PINB6	PINB5	PINB4	PINB3	PINB2	PINB1	PINB0
Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Reset	x	x	x	x	x	x	x	x

- Permite o acesso individual do PORTB com a vantagem de poder usar a tecnologia "Toggle"
- **Toggling the Pin**
  Escrevendo 1 no PINBn isto altera (toggles) o valor do PORTBn, independente do valor em DDRBn. A instrução SBI pode ser usada para "toggle" um bit específico no PORTBn.

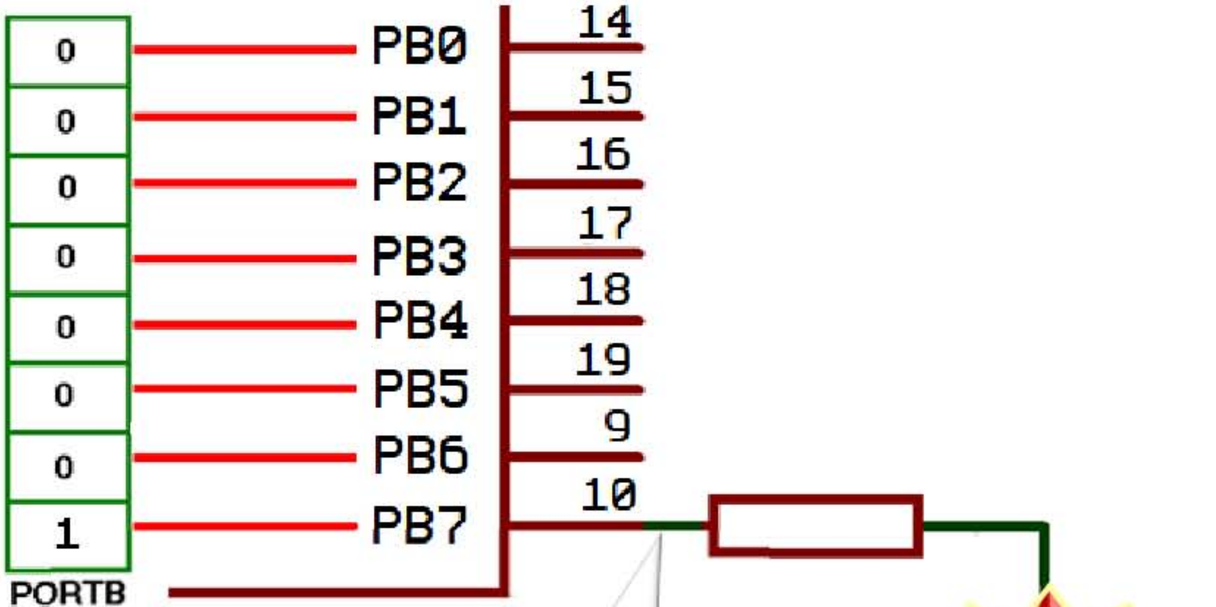
© Prof. Vargas

Considerações

- Tudo dito anteriormente é válido para os três PORTs, a exceção do PORTC em relação ao bit 7 que NÃO EXISTE neste PORT de I/O

© Prof. Vargas

Exemplo de uso no hardware



O dado escrito ou lido do PORTx é o mesmo que fora do CI

© Prof. Vargas